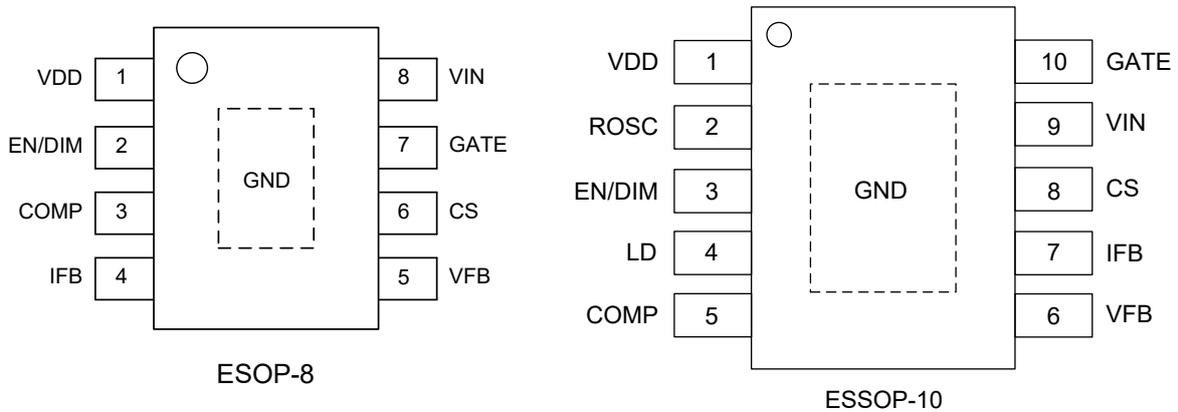


管脚封装



管脚功能描述

管脚号		管脚名称	功能
ESOP-8	ESSOP-10		
1	1	VDD	内部电源，旁路电容脚
2	3	EN/DIM	PWM 调光以及低待机使能
3	5	COMP	环路补偿电容
4	7	IFB	输出电流检测
5	6	VFB	输出过压保护
6	8	CS	峰值电流检测
7	10	GATE	NMOS GATE 驱动管脚
8	9	VIN	外部供电输入
/	2	ROSC	开关频率调节
/	4	LD	模拟调光/PWM 调光
EP	EP	GND	芯片地

订货信息

型号	封装	Logo	最小包装
AS2486	ESOP-8	AS2486	4K/盘
AS2486A	ESSOP-10	AS2486A	4K/盘

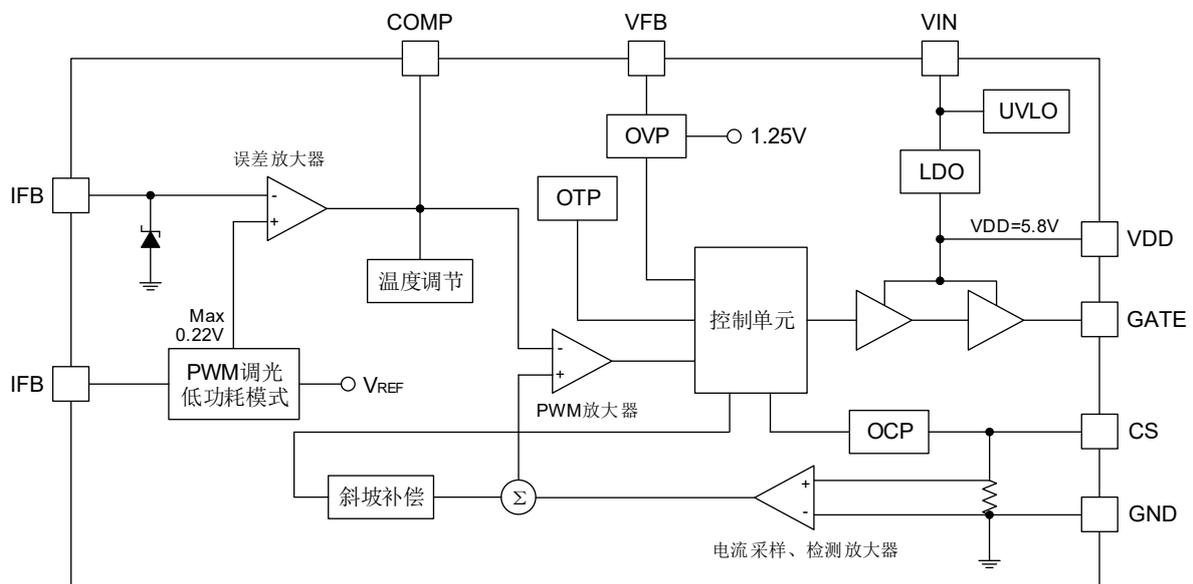
极限参数

参数	符号	值	单位
外部供电输入	VIN	-0.3 to 46	V
PWM调光以及低待机使能	EN/DIM	-0.3 to 46	V
输出过压保护、峰值电流检测、NMOS GATE 驱动管脚	VFB/CS/GATE	-0.3 to 46	V
VDD、ROSC、LD、COMP、IFB、GND	其余管脚	-0.3 to 6	V
PN 结到环境的热阻（注 1）	$R_{\theta JA}$	65	$^{\circ}\text{C}/\text{W}$
最大承受功耗（注 2）	P_D	1	W
存储温度	T_{STG}	-40 to 150	$^{\circ}\text{C}$
工作温度	T_A	-40 to 125	$^{\circ}\text{C}$
人体放电模式	ESD	>2	KV

注 1：最大输出功率受限于芯片结温，最大极限值是指超出该工作范围，芯片有可能损坏。在极限参数范围内工作，器件功能正常，但并不完全保证满足个别性能指标。

注 2：温度升高最大功耗会减小，这也是由 T_{JMAX} ， $R_{\theta JA}$ 和环境温度 T_A 所决定的。最大允许功耗为 $P_D = (T_{JMAX} - T_A) / R_{\theta JA}$ 或是极限范围给出的数值中较低值。

内部功能框图



电气特性

(除非特殊说明, 下列条件均为 $T_A=25^{\circ}\text{C}$)

符号	说明	测试条件	最小	典型	最大	单位
VIN 工作部分						
I_{DD}	工作电流	$V_{IN}=5V$	-	1	-	mA
$I_{STANDBY}$	休眠待机电流		-	-	2	uA
V_{IN}	V_{IN} 电压范围		2.7	-	40	V
V_{DD}	V_{DD} 电压		-	5.8V	-	V
U_{VLO}	欠压保护范围		2.3	-	2.5	V
恒流工作部分						
V_{CS}	恒流调节电压	$V_{IN}=5V$	-	-	235	mV
I_{FB}	电流检测基准电压		-	200	-	mV
震荡器						
D_{MAX}	最大占空比		-	90	-	%
F_{OSC}						
	默认开关频率		-	130	-	KHz
调光端口						
V_{DIM_H}	PWM 调光检测阈值上限	PWM rising	-	2.3	-	V
V_{DIM_L}	PWM 调光检测阈值下限	PWM falling	-	0.8	-	V
GATE 驱动						
I_{source}	驱动拉电流		-	400	-	mA
I_{sink}	驱动灌电流		-	600	-	mA
可靠性						
T_{OVT}	过温保护	过温降电流的方式	-	135	-	$^{\circ}\text{C}$
V_{FB}	过压保护阈值		1.1	-	1.25	V

备注:

1. 对于未给定上下限值的参数, 本规范不保证其精度, 但其典型值合理反映了器件性能。
2. 规格书的最小、最大参数范围由测试保证, 典型值由设计、测试或统计分析保证。
3. 芯片内部结温达到设定温度 (典型值 135°C) 时, 开启降电流功能。

应用说明

本芯片是外围电路简洁的宽调光比升压恒流驱动器，适用于 2.7-40V 输入电压范围的升压恒流 LED 驱动领域。芯片采用本司专利的恒流控制算法，输出电流精度在±3%以内，可以做到 1:1000 的无频闪调光。

输出电流

输出电流由芯片通过外部 I_{FB} 连接的电阻 R_{FB} 进行设置，输出电流公式如下：

$$I_{out} = \frac{0.2}{R_{FB}} (A)$$

芯片启动

系统上电后通过 VIN 管脚对芯片供电，其中 R1 为保护电阻，防止上电时浪涌电流损坏芯片，当 VIN 管脚<12V 时 R1 可以不加，12V 以上请选择 10 欧姆的电阻。

芯片内部 40V LDO 供电，输入端应用范围宽，最低可以在 2.7V 的时候工作，轻松满足单节锂电池的应用，当输入电压低于 5V 时，建议 VIN 管脚接到输出的 LED+ 上面来供电。

调光设置

EN/DIM 端口为 PWM 调光口内部自动将 PWM 信号转为模拟信号实现全程无频闪调光。当芯片检测到 EN/DIM 端口低电平时间超过 40ms，芯片进入低功耗待机模式，此时芯片工作电流<2uA，当 EN/DIM 端口再次为高电平后芯片被唤醒，退出待机模式，恢复正常。

输出过压保护设置

通过电阻 R3 和 R4 可以设置输出的过压保护电压，输出保护电压要比正常工作电压高 30%。VFB 端口为过压保护检测端口，当 VFB 电压高于 1.25V 时芯片的 GATE 开关输出关闭，当 VFB 的电压低于 1.1V 时芯片的开关输出重新开始，以确保输出电压不会超过设定电压，VFB 脚位需外接一个下拉电阻 R4，应用中对 VFB 端口和 LED+ 直接接入一个电阻 R3 即可实现过压保护：

$$V_P = \frac{1.25 \times R3}{R4} + 1.25(V)$$

过电流保护设置

峰值电流检测电阻 R_{CS} 工作在 NMOS 管与 GND 之间，当 NMOS 管打开，电感电流流经电阻 R_{CS} 产生电压 V_{CS}，CS 管脚检测 V_{CS} 电压。

当触发过电流保护，芯片 GATE 驱动管脚的占空比会缩小，限制电感电流，避免 NMOS 管 Q1 损伤。

通过下面公式可计算不同条件下 R_{CS} 阻值：

$$R_{CS} \leq \frac{V_{IN} \times 0.06V}{V_{OUT} \times I_{OUT}} (\Omega)$$

V_{IN}: 输入电压, V_{OUT}: 输出电压, I_{OUT}: 输出电流, 0.06V: CS 检测电压值

电感选择

电感的选择可通过计算公式算出：

$$L = \frac{V_{IN} \times R_{CS} \times (V_{OUT} - V_{IN})}{V_{OUT} \times 0.02V \times F_{SW}} (\mu H)$$
$$R_{CS} \leq \frac{V_{IN} \times 0.06V}{V_{OUT} \times I_{OUT}} (\Omega)$$

V_{IN}: 输入电压, V_{OUT}: 输出电压, I_{OUT}: 输出电流, R_{CS}: 峰值电流检测电阻, F_{SW}: 工作频率

举例：V_{IN}=12V、V_{OUT}=36V、I_{OUT}=1A、R_{CS}=20mΩ、F_{SW}=130kHz，代入公式计算得电感 L≈61.5uH，选用 68uH。

电感的选择影响功率、效率、稳态运行、瞬态响应和回路的稳定性。电感值决定了电感的纹波电流。选用电感需要注意其额定饱和电流及是否适合高频调光。

电感平均电流（输入电流）计算公式：

$$I_{AVG} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} (A)$$

电感峰峰值电流计算公式：

$$\Delta I_L = \frac{1}{L \times F_{SW} \times \frac{V_{OUT}}{V_{IN} \times (V_{OUT} - V_{IN})}} (A)$$

电感峰值电流计算公式：

$$I_P = I_{AVG} + \frac{\Delta I_L}{2} (A)$$

V_{IN} : 输入电压, V_{OUT} : 输出电压, I_{OUT} : 输出电流, F_{SW} : 工作频率, η : 转换效率, L : 电感值。

电容与续流二极管选择

贴片电容建议选用 X5R、X7R 材质。

二极管应具有承受反向峰值电压的能力，建议选择反向额定电压大于 V_{IN} 的二极管。为了提高效率，选择肖特基二极管（平均电流大于输入与电感峰值电流，耐压大于输出电压的 1.5 倍）。

VDD 旁路电容

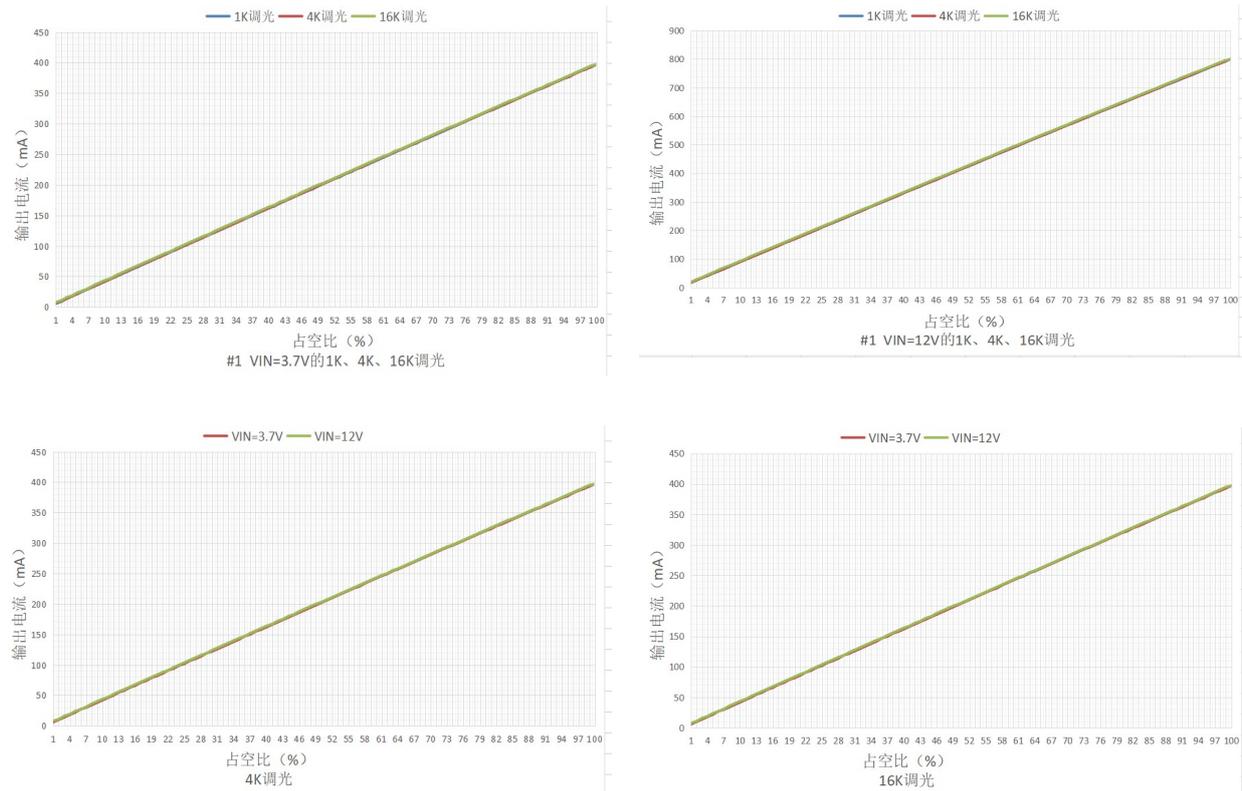
VDD 管脚需要并联一个 1.0uF 以上的旁路电容，电容的大小选择和驱动 MOS 的大小有关系，MOS 越大，需要的旁路电容也越大。PCB 布板时，VDD 电容需要紧挨着端口布局。

典型特性曲线

调光特性

测试条件: $T_A=25^{\circ}\text{C}$, $V_{IN}=3.7/12\text{V}$; $I_{OUT}=430\text{mA}$, $R_{IFB}=2\times 1\text{R}$; $R_{CS}=2\times 0.05\text{R}$; R_{OSC} 悬空, $f=130\text{KHZ}$; 电感=100uH; 输入电解=47uF/100V; 输出电解=100uF/50V; $V_{OUT}=6$ 串4并白灯

PWM调光曲线



PWM 调光波形

图1: PWM至低电平 (CH1:V_{DIM} CH4:I_{OUT})

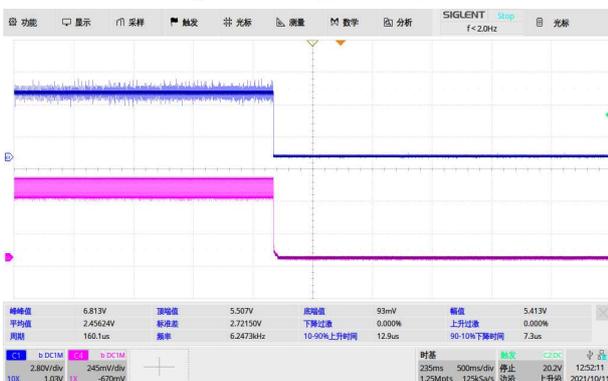


图2: PWM渐变效果 (4K刷新率/伽马1.0) (CH4:I_{OUT})

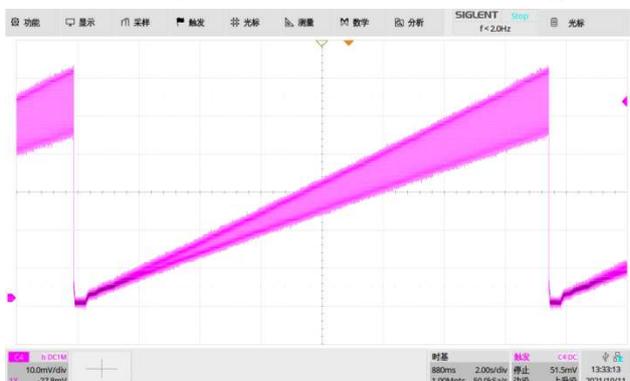


图3: PWM调光 (4KHZ/10%) (CH2:V_{DRAIN} CH3:I_{OUT})

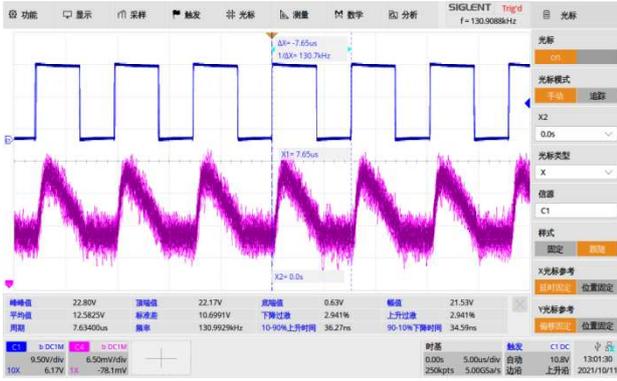
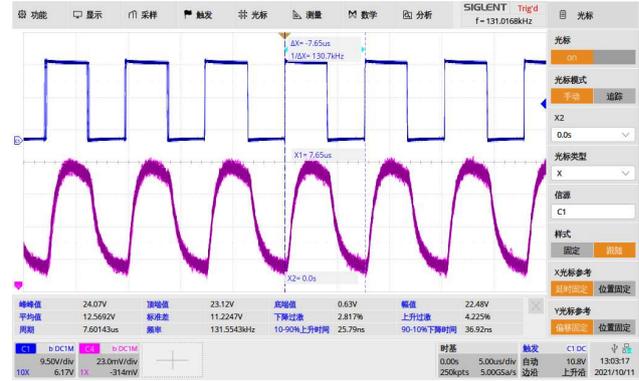


图4: PWM调光 (4KHZ/50%) (CH2: V_{DRAIN} CH3:I_{OUT})

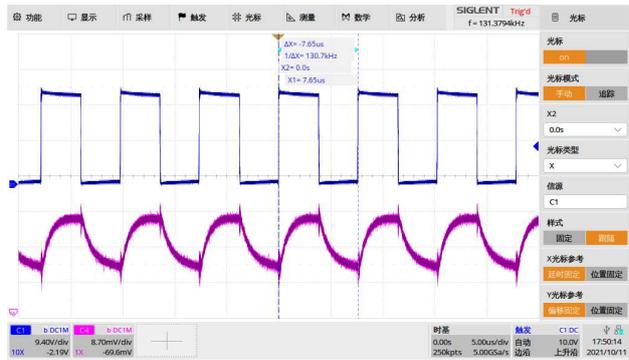


稳态波形

图7: 5Vin/6LEDs (CH1:V_{DRAIN} CH4:I_{OUT})



图8: 12Vin/8LEDs (CH1:V_{DRAIN} CH4:I_{OUT})



开关机波形

图9: 12Vin/8LEDs (CH1:V_{DRAIN} CH4:I_{OUT})

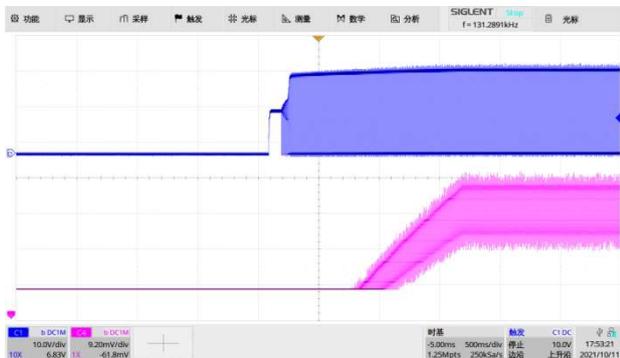
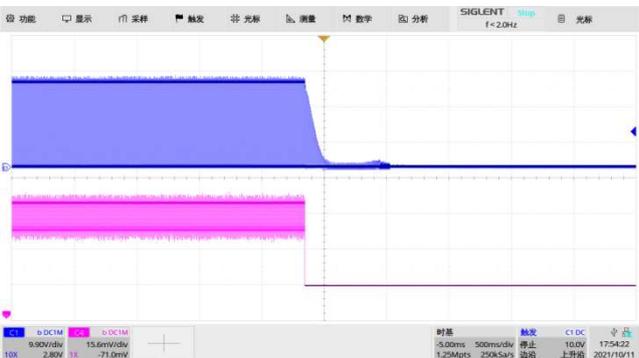
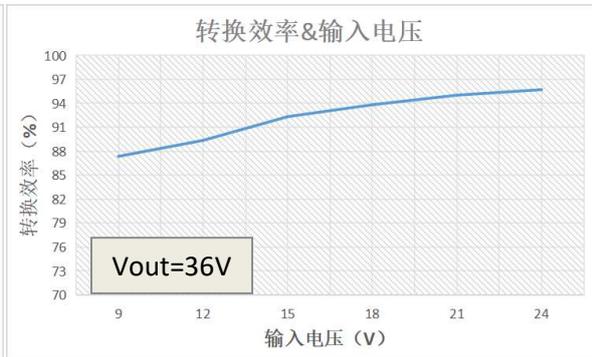
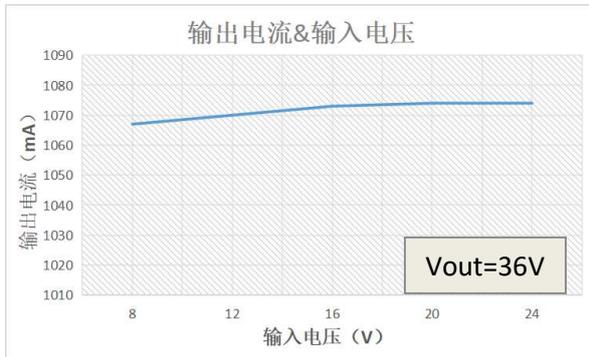
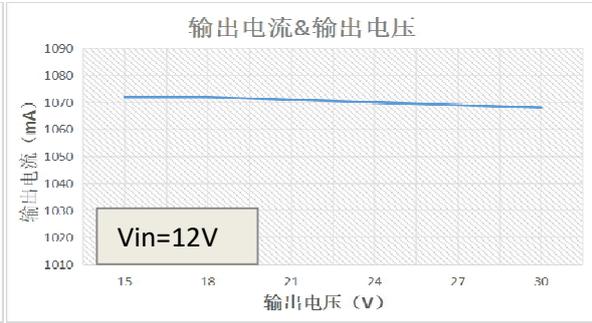


图10: 12Vin/8LEDs (CH1:V_{DRAIN} CH4:I_{OUT})



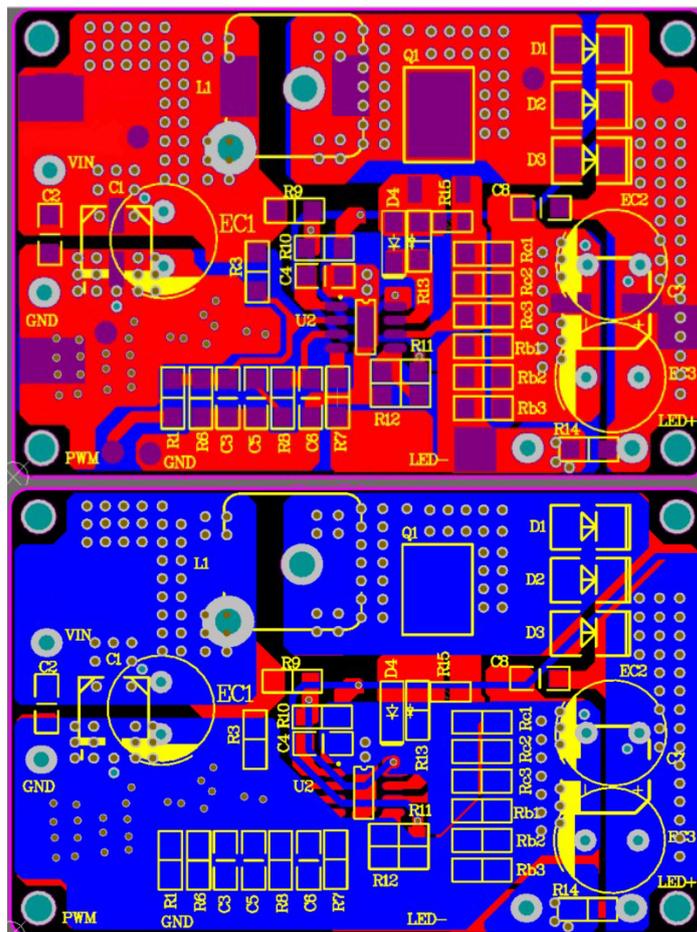
典型曲线



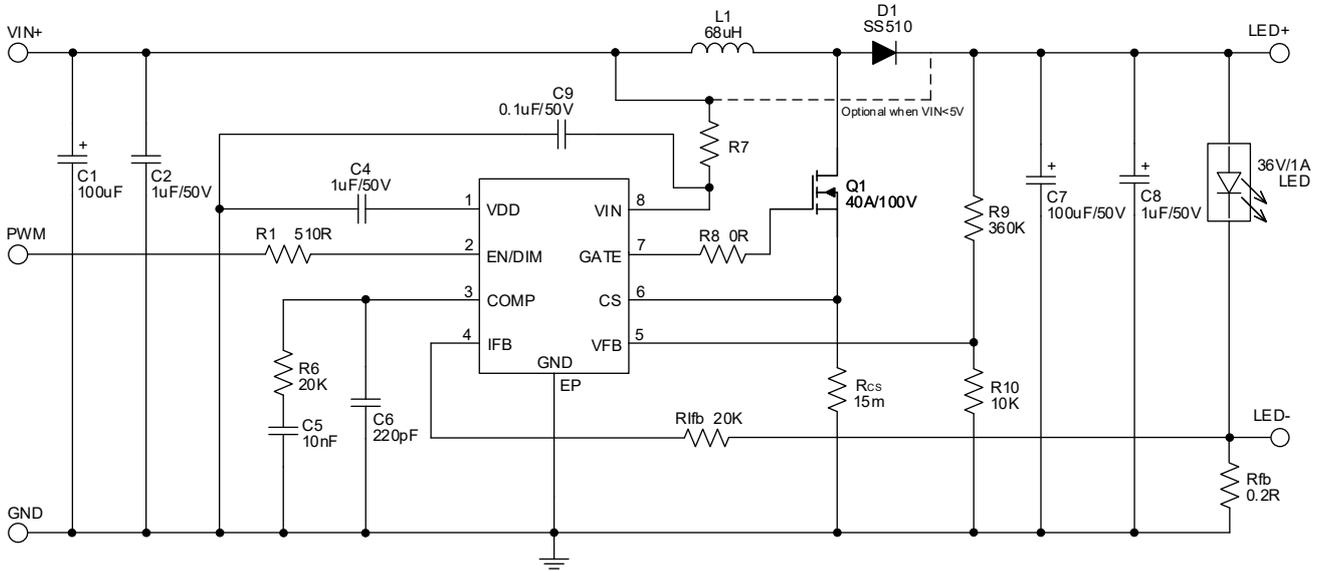
PCB设计注意事项

一个好的 PCB 设计能够最大程度地提高系统的稳定性、终端产品的量产良率。为了提高 AS2486 系列 PCB 的设计水准，请尽可能遵循以下布局布线规则：

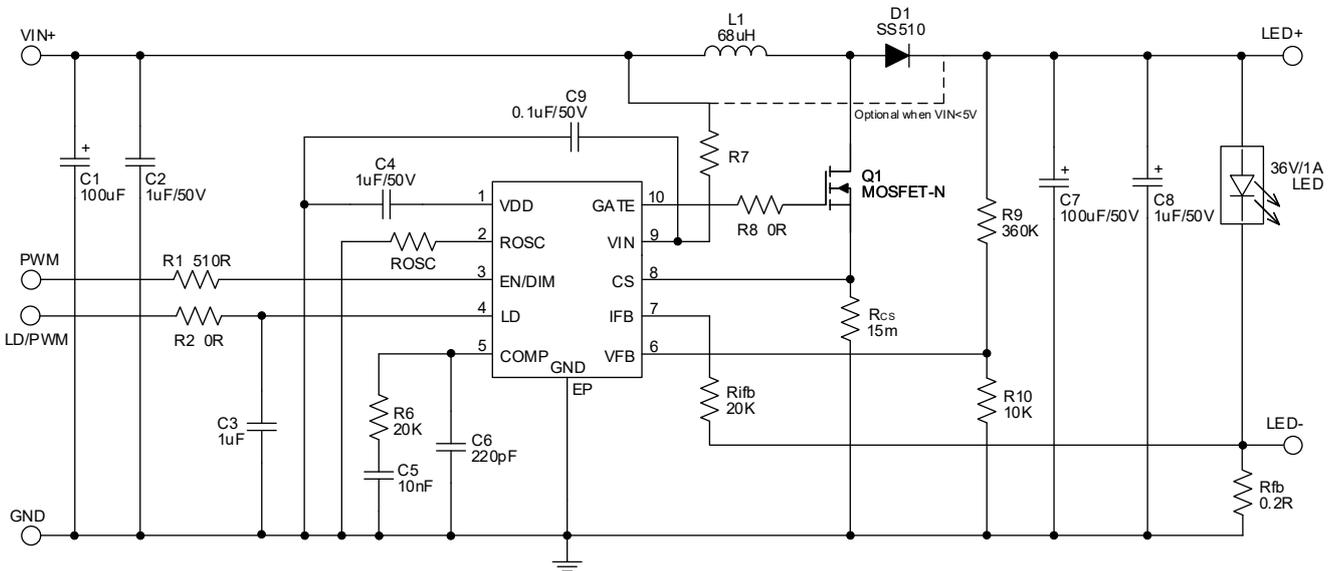
1. 芯片D 端或MOSFET Drain 端与续流二极管、功率电感的布线覆铜尽可能长度短、线宽大；
2. MOSFET Source 端与CS 检流电阻的布线覆铜，CS 检流电阻靠近CS 与GND 管脚；
3. 芯片IFB 管脚要远离功率电感、NMOS 管、续流二极管，避免受到干扰；
4. 输入电容、输出电容与 CS 检流电阻、IFB 采样电阻的地布线覆铜，都应尽可能长度短、线宽大，上下层地多打过孔连接；
5. 系统的输入电容尽可能靠近芯片布局，保证输入电容达到最好的滤波效果；
6. 芯片的 VDD 电容靠近 VDD 与 GND 管脚布局，且 VDD 电容的 GND 端、芯片 GND 管脚与 CS 检流电阻、IFB 采样电阻GND 端保持单点连接；
7. 输出电容的地一定要靠近 CS 检流电阻、IFB 采样电阻的地，可以降低开关切换尖冲和输出高频噪声。
8. 输出过压保护电阻靠近OVP 与GND 管脚布局；



实际应用电路图



AS2486 应用电路图



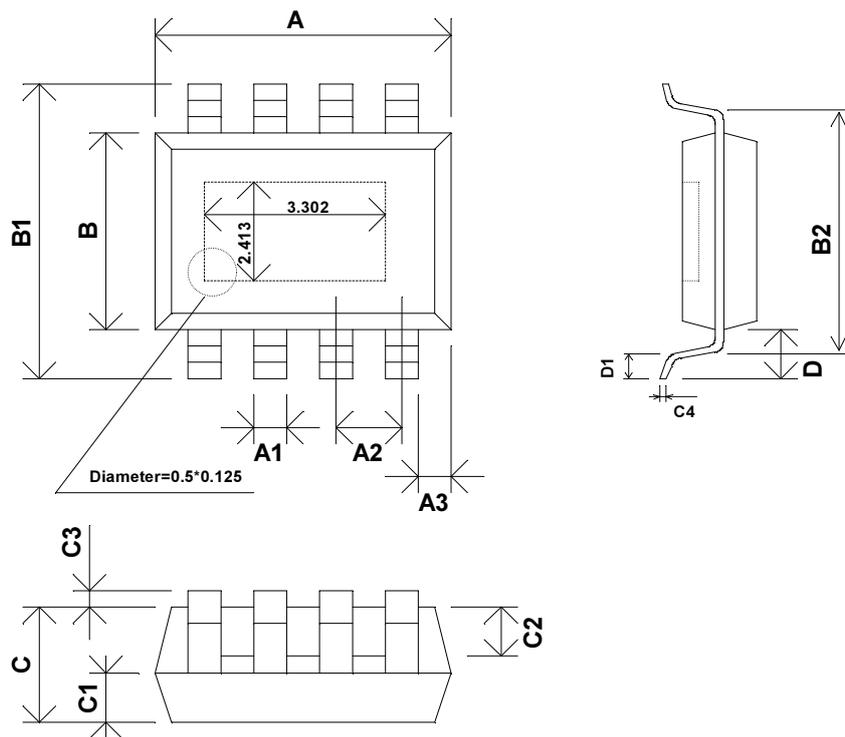
AS2486A 应用电路图

封装信息

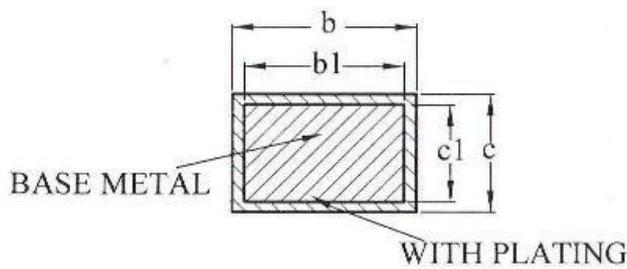
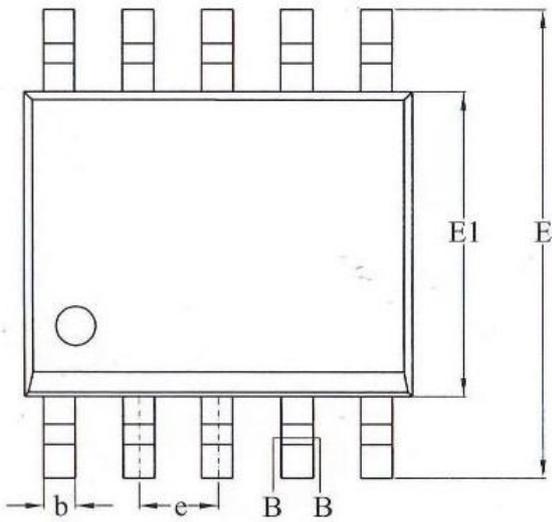
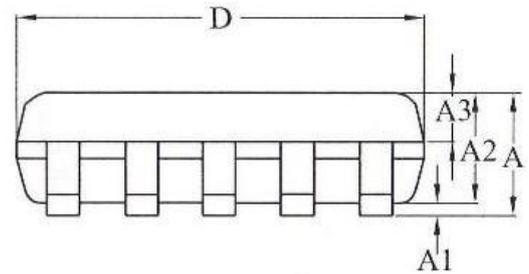
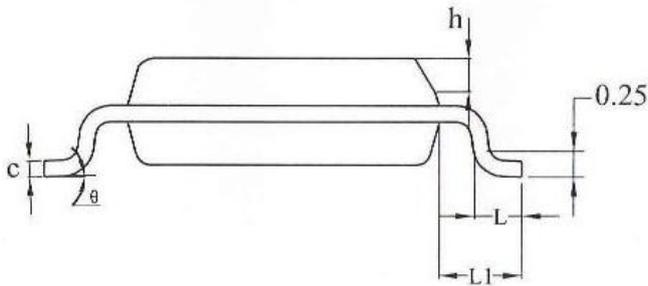
ESOP-8

Signal	Size	Min	Typ	Max	Signal	Size	Min	Typ	Max
A		4.80		5.00	C		1.30		1.60
A1		0.356		0.456	C1		0.55		0.65
A2	1.27TYP				C2		0.55		0.65
A3	0.345TYP				C3		0.00		0.09
B		3.80		4.00	C4		0.203		0.233
B1		5.80		6.20	D	1.05TYP			
B2	5.00TYP				D1		0.40		0.80

* Unit=mm



ESSOP-10



SECTION B-B

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.75
A1	0.10	—	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	—	0.47
b1	0.38	0.41	0.44
c	0.20	—	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.00BSC		
h	0.25	—	0.50
L	0.50	—	0.80
L1	1.05REF		
θ	0	—	8°